

PAT-NO: JP405335313A
DOCUMENT-IDENTIFIER: JP 05335313 A
TITLE: MANUFACTURE OF INDIUM BUMP
PUBN-DATE: December 17, 1993

INVENTOR-INFORMATION:
NAME
YAMAGUCHI, KOICHI
SAKAMOTO, TOSHIRO

ASSIGNEE-INFORMATION:
NAME COUNTRY
TOSHIBA CORP N/A

APPL-NO: JP04137353
APPL-DATE: May 29, 1992

INT-CL (IPC): H01L021/321
US-CL-CURRENT: 438/614, 438/FOR.343

ABSTRACT:

PURPOSE: To form uniformly the diameter and height of a bump with out spoiling advantages of a pedestal structure right under an indium bump by leaving a part of an indium layer through patterning on the pedestal structure, melting the indium layer on the pedestal structure and making it into a round shape.

CONSTITUTION: Thick resist film 16 is coated on the surface of a semiconductor substrate 11 provided with a plurality of an electrode 13, and an

opening is provided at the position corresponding to the electrode 13. Metal 25 is plated in the opening in a pedestal structure, and an indium layer 8 is formed on the whole surface of the semiconductor substrate through vacuum vapor deposition. To leave a part of the indium layer 8 on the pedestal structure and to make patterning it, the indium layer 8 on the pedestal structure is melt and shaped round, and an indium bump having pedestal structure is obtained. As a result, the indium bump having an excellent uniformity can be obtained with no new facilities and techniques.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-335313

(43)公開日 平成5年(1993)12月17日

(51)Int.Cl.⁵

H 0 1 L 21/321

識別記号

庁内整理番号

F I

技術表示箇所

9168-4M

H 0 1 L 21/ 92

F

9168-4M

D

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号

特願平4-137353

(22)出願日

平成4年(1992)5月29日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 山口 幸一

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝小向工場内

(72)発明者 坂本 敏朗

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝小向工場内

(74)代理人 弁理士 大胡 典夫

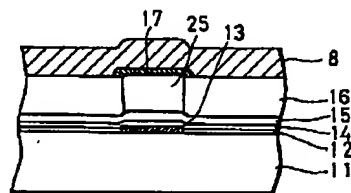
(54)【発明の名称】 インジウムバンプの製造方法

(57)【要約】

【目的】 インジウムバンプ直下のベDESTAL構造の利点を損うことなくバンプ径、バンプ高さが均一に形成できるインジウムバンプの製造方法を提供する。

【構成】 複数の電極を備えた半導体基板の一主面上にレジスト厚膜を塗布し前記電極に対応する部位に開孔を設ける工程と、前記開孔にベDESTAL状に金属をめっき形成する工程と、真空蒸着法によって全面にインジウム層を形成する工程と、前記インジウム層の一部を前記ベDESTAL上に残置パターンニングする工程は、前記ベDESTAL上のインジウム層を溶融し球状化する工程を具備することを特徴とするベDESTAL付インジウムバンプの製造方法。

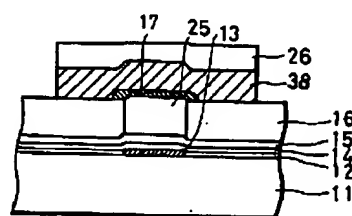
(a)



8 In 蒸着バンプ

11 シリコン基板 12 絶縁膜 13 電極
14 Ti層 15 銅層
16 ポジ型厚膜レジスト 17 ニッケル層
25 銅めっき層

(b)



38 In 蒸着バンプ

【特許請求の範囲】

【請求項1】 複数の電極を備えた半導体基板の一主面上にレジスト厚膜を塗布し、前記電極に対応する部位に開孔を設ける工程、前記開孔にベDESTAL状に金属をめっき形成する工程、真空蒸着法によって全面にインジウム層を形成する工程、前記インジウム層の一部を前記ベDESTAL上に残置パターニングする工程、および前記ベDESTAL上のインジウム層を溶融し球状化する工程を具備する事を特徴とするベDESTAL付インジウムバンプの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はインジウムバンプの製造方法に係り、半導体基板の電極上に設けられて他の半導体基板上もしくは回路基板上の電極と圧接接続して両者の電気的、機械的接続を得るインジウムバンプの製造に提供されるものである。

【0002】

【従来の技術】 図4～図7に従来のインジウムバンプの製造方法を示す。なお、実際の素子では、複数のインジウムバンプが一次元又は二次元に配列され形成されるが、説明を簡単にする為に1バンプ分を抽出してある。

【0003】 まず、シリコン基板11に形成された機能素子（図示は省略）、基板上の絶縁膜12の信号入力部又は出力部に対応した位置に設けられた貫通孔、そしてこの貫通孔を介して信号入力部又は出力部と電気的に接続されて成る電極13を有するウェファ（図4（a））上にチタン層14、銅層15を各々0.1μm、1μmの厚さに真空蒸着法により被着する（図4（b））。

【0004】 次にフォーミングガス中にて420℃20分程度の熱処理を施し、上記電極13とチタン膜14とをシンターする。

【0005】 次に、ボジ型厚膜レジストであるTF-2016（商品名、東京応化製）を5μm～7μmスピンコートし、光蝕刻プロセスによって信号入力部又は、出力部に対応した部分のレジストに開孔16aを設ける（図5（a））。

【0006】 次に、上記銅膜15を陰極電極としてレジストの開孔部16aに電気めっきによって5～7μm厚に銅めっき層25を選択的に形成しベDESTAL状にする（図5（b））。次いでニッケル層17を0.5～1μm厚に電気めっきを施し（図5（c））、更にインジウムを約7μm厚電気めっきを施してインジウムバンプ18を形成する（図6（a））。なお、ここでのNiめっきはインジウムと銅のバリヤとして作用する。

【0007】 次に、選択めっきに用いたレジスト16を除去し、銅の蒸着膜15を露出し、この銅の膜15及びその下のチタン膜14をエッチ除去する事により電気的に独立した複数のインジウムバンプを得る（図6（b））。

【0008】 次にダイシング等の手段によりチップとした後、チップ表面全体にロジン系フラックスを塗布し、熱板上で180℃～190℃の加熱を施してインジウムを溶融し、インジウムの表面張力を利用して球状化する。次いで有機溶剤によりフラックスを洗浄除去し、圧接接続に供される球状化インジウムバンプ28を形成する（図7）。

【0009】 以上説明した従来法によるインジウムバンプ製造法には、最終形状が銅のベDESTAL上にNiバリヤを介してインジウムバンプが球状化されるという利点がある。すなわち蒸着した銅の厚さに加えめっき法により形成した銅の厚さ分はインジウムと半導体基板間のスペーサーとしての作用を有し、圧接時にインジウムが変形してもインジウムと半導体基板と接触することがなく、いたずらに電気容量を増すという事態を回避出来る。

【0010】

【発明が解決しようとする課題】 上記従来の製造法には次に述べるインジウム電気めっきの特異性による不具合がしばしば発生する欠点がある。上記製造法のうち銅、ニッケルの電気めっきは非常にスムーズに進行するが、インジウム電気めっきはめっきの核の形成が様に速やかに形成されず、下地金属から上方（厚みの増す方向）へのめっき進行よりも下地金属の周辺部から外方向へ進行する方が早い。しかも必ずしも等方性は有しない。従ってめっきされたインジウム量の個々のバラツキが大きいという結果を生じる。従って、後工程でのインジウムの球状化のバンプ径、高さも必然的にバラツキを有し、圧接時の単位面積当りの圧力、インジウム変形量にも波及し、圧接（着）性に大きな影響をもたらす。極端な場合、バンプ径が小さい（必然的にバンプ高さも低い）ものは電気的接続が不十分もしくは動作中に接触劣化を生じるという致命的な不具合がある。

【0011】 また、上記インジウム電気めっきはやり直しが困難であるので、歩留低下、ロットアウト等の経済的損失が大きい欠点がある。

【0012】 本発明は上記事情を考慮してなされたもので、インジウムバンプ直下のベDESTAL構造の利点を損うことなくバンプ径、バンプ高さが均一に形成できるインジウムバンプの製造方法を提供する事を目的とする。

【0013】

【課題を解決するための手段】 本発明に係るベDESTAL付インジウムバンプの製造方法は、複数の電極を備えた半導体基板の一主面上にレジスト厚膜を塗布し前記電極に対応する部位に開孔を設ける工程と、前記開孔にベDESTAL状に金属をめっき形成する工程と、真空蒸着法によって全面にインジウム層を形成する工程と、前記インジウム層の一部を前記ベDESTAL上に残置パターニングする工程と、前記ベDESTAL上のインジウム層を溶融し球状化する工程を具備することを特徴とする。また、ベ

デスタルを形成するめっき金属が基板側から銅、ニッケルであることを特徴とする。

【0014】

【作用】本発明によれば、ペDESTAL構造で均一性に優れたインジウムバンパを得ることができる。

【0015】

【実施例】（実施例1）以下、本発明の一実施例について一部の図2、および図1を参照して説明する。

【0016】本発明では従来の銅、ニッケルの電気めっきまでの工程、すなわち図4（a）～5（c）によって説明された従来の工程を援用し、説明を省略する。

【0017】上記ニッケル電気めっき終了後、真空蒸着装置にウェファをセットし、インジウム層8を約5μmの厚さ全面蒸着する（図1（a））。この時インジウム層8はレジスト上にも蒸着されるが、レジストの劣化の恐れは皆無である。

【0018】次にレジスト層26を塗布し光蝕刻プロセスによって、バンパ形成に必要な部分を除きエッチングを施し、インジウム層38を形成する（図1（b））。

【0019】次に選択めっきに用いた厚いレジスト層16を除去する（図2（a））。

【0020】次に銅層15およびチタン層14にエッチ*

$$V = \frac{4}{3} \pi r^3 = \frac{\pi}{6} D^3 \quad (r: \text{半径}, D: \text{直径})$$

である。今、真球とした球の直径（高さも）が30μm ※【数2】
必要であるとするインジウムの体積は ※

$$V = \frac{3.14}{6} \times (30 \mu m)^3 = 14130 \mu m^3$$

である。一方、バンパピッチが60μmであるとする
と、光蝕刻技術で問題なく実施出来るスペース（レジストとレジストの間隔）は5μmあれば十分であり、インジウムを残すパターン寸法は55μmの正方形が可能で★

$$t = \frac{14130 (\mu m)^3}{55 (\mu m) \times 55 (\mu m)} \div 4.7 \mu m$$

となる。結局、約5μm厚にインジウム層を蒸着し、一辺が55μmの正方形の残置パターンを形成する事が必要となるが、これらは現在の公知の技術で十分達成出来るものであり、本発明の実施は極めて容易に達成できることが明らかである。

【0025】なお、実際にはインジウム直下には下地金属（本発明の場合は銅ペDESTAL上のニッケル）がある面積をもって存在する為、真球にはならないが、球状化バンパの高さは上記寸法を当てはめても20μm以上に得られるので、バンパ圧接には十分である。

【0026】

【発明の効果】本発明によれば、新規な設備、技術を必要としないで均一性の良いインジウムバンパを提供出来☆50

*ングを施しペDESTAL部分以外の部分を除去する（図2（b））。

【0021】次にダイシング等の手段によりチップとした後、チップ表面全体にロジン系フラックスを塗布し、熱板上で180℃～190℃の加熱を施してインジウムを溶融し、インジウムの表面張力を利用して球状化する。次いで有機溶剤によりフラックスを洗浄除去し、圧接接続に供される球状化インジウムバンパ28を形成する（図3）。

10 【0022】本発明のインジウムバンパの製造法では、問題の多いインジウムメッキを避け、蒸着—パターニングというプロセスで形成する為に、バンパの体積を均一なものとする事が出来る、従って球状化後のインジウムバンパの径、高さも必然的に均一となる特徴があり、従来法の欠点を除去出来る。

【0023】そして、蒸着—パターニング法で得られるインジウムの体積で球状化した後のバンパの必要な寸法が得られる可否について、以下説明する。

【0024】例えば球状化したバンパが真球であると仮定すると、真球の体積は

【数1】

★ある。従って、上記した真球の体積を55μmの面積で割ると、インジウムの厚さ（t：次式）が得られ
【数3】

☆る。しかも従来法の利点であるペDESTAL構造を損う事もない。

40 【図面の簡単な説明】

【図1】（a）および（b）は本発明の一実施例につきその一部を工程順に示すいずれも断面図、

【図2】（a）および（b）は本発明の一実施例につき「図1」に続いてその一部を工程順に示すいずれも断面図、

【図3】本発明の一実施例につき「図2」に続いてその一部を工程順に示す断面図、

【図4】（a）および（b）は従来例につきその一部を工程順に示すいずれも断面図、

【図5】（a）ないし（c）は従来例につき「図4」に

5

続いてその一部を工程順に示すいずれも断面図、
 【図6】(a)および(b)は従来例につき「図5」に
 続いてその一部を工程順に示すいずれも断面図、
 【図7】従来例につき「図6」に続いてその一部を工程
 順に示す断面図。

【符号の説明】

8 インジウム層

11 シリコン半導体基板

12 絶縁膜

13 電極

14 チタン層

15 銅層

16 (厚膜)レジスト

16a レジストの開孔

25 めっき層(めっき)銅層

17 (めっき)ニッケル層

18 インジウムバンプ

28 球状化したインジウムバンプ

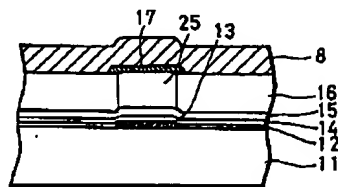
38 インジウムの蒸着層

10

6

【図1】

(a)



8 インジウム層

11 シリコン基板 12 絶縁膜 13 電極

14 Ti層

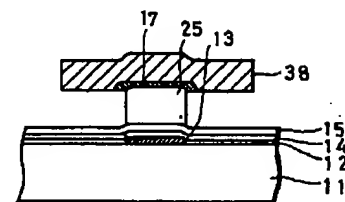
15 銅層

16 ポジ型厚膜レジスト 17 ニッケル層

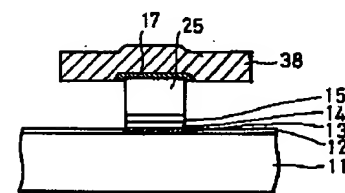
25 銅めっき層

【図2】

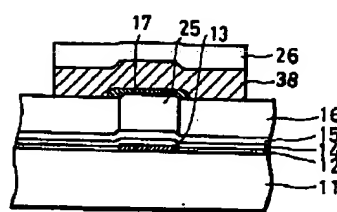
(a)



(b)

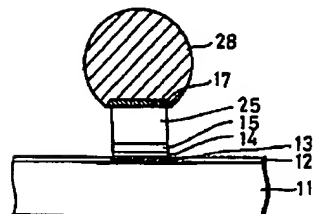


(b)



38 インジウム層

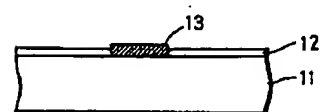
【図3】



28 球状化インジウムバンプ

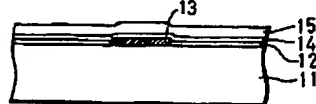
【図4】

(a)



11 シリコン基板 12 絶縁膜 13 電極

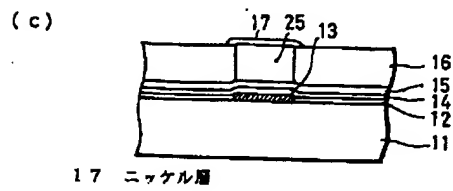
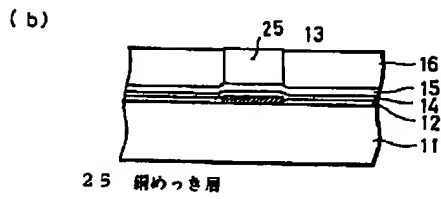
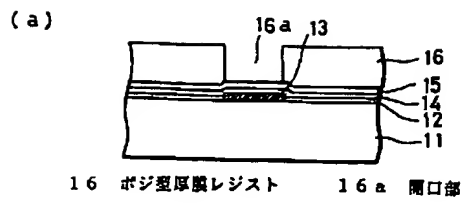
(b)



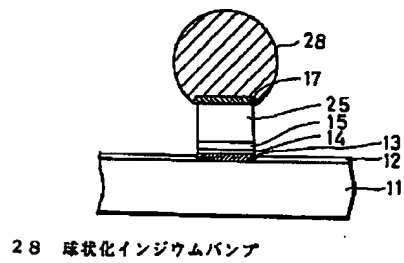
14 Ti層

15 銅層

【図5】



【図7】



【図6】

